

應用於電子封裝打線(Wire Bonding)之鋁線 開發

計畫目標

1. 1.25 mil (31.75 μ m) 鋁矽(Al-1%Si)合金線之產品開發。
2. 1.00 mil (25.4 μ m) 鋁矽(Al-1%Si)合金線之產品開發。
3. 開發及建立極細線1.25mil或1mil鋁矽(Al-1%Si)合金線之抽線技術。

執行成果

1. 完成鋁線製造之上、下游工廠(包括鋁矽合金之熔煉、擠型等工廠)之垂直整合。
2. 完成鋁矽合金之熔煉開發,以往台灣並未有廠商開發熔煉Al-1%Si鋁矽合金錠之產品。
3. 完成鋁矽合金錠之擠型開發,以往台灣並未有廠商開發擠型Al-1%Si鋁矽合金錠至5 mm或1 mm之粗鋁線。
4. 完成自行開發設計之平行直筒式抽線機,以往台灣並未有廠商開發平行直筒式抽線機可將金屬線抽至1 mil (25.4 μ m)或1 mil (25.4 μ m)以下。
5. 完成開發將鋁矽(Al-1%Si)合金線抽線至1.25 mil (31.75 μ m)之產品。
6. 完成開發將鋁矽(Al-1%Si)合金線抽線至1.00 mil (25.4 μ m)之產品。

新產品 / 新技術 / 新設計 / 新材料簡介

1. Al-1%Si鋁矽合金錠。
2. 5 mm或1 mm之鋁矽(Al-1%Si)合金線。
3. 1.25 mil (31.75 μ m)之鋁矽(Al-1%Si)合金線。
4. 1.00 mil (25.4 μ m)之鋁矽(Al-1%Si)合金線。
5. 熔煉製作鋁矽(Al-1%Si)合金錠技術。
6. 擠型製作5 mm或1 mm鋁矽(Al-1%Si)合金線技術。
7. 極細線1.25 mil或1 mil鋁矽(Al-1%Si)合金線之抽線技術。
8. 衍生其它之極細線1.25 mil或1 mil金屬線之抽線技術。

技術合作單位及合作內容

無

成果應用領域

因應消費產品的要求,電子晶片封裝技術發展從1980年代以前,IC晶體與PCB的連接方式以插孔式(PTH)為主,電子晶片封裝產品多以DIP(Dual in Line Package)為主,腳數並不多,隨著腳數較多的PGA(Pin Grid Array)產品出現在市場上。1980年代以後在電子產品輕薄短小的要求中,表面粘著技術SMT(Surface Mounting Technology)應運而生,成為主要的封裝型態,產品以SOP(Small out-Line Package),SOJ(Small out-Line J-Lead),QFP(Quad Flat Package)等型態為主。1990年代SMT封裝技術的成熟的發展,更著重於小型化、窄腳距及散熱等問題點的改善,因此TSOP(Thin Sop),TQFP(Thin QFP)應聲而起。另一方面,高腳數的封裝發展,使QFP產品逐漸為BGA產品所取代。

電子晶片封裝的主要目的,就是藉由各類封裝材料從外部保護電子晶片以便使其粘著於PCB上,並達到訊號傳遞及散熱之功能。電子晶片封裝第一層次結構之連線是將晶片上的接點連接到導線架上之內引腳或基板之錫墊,藉而將晶片之電路訊號傳輸到外界。如圖1典型的電子晶片封裝(BGA)構造圖及圖2以鋁線做為打線接合之電子晶片封裝流程圖。

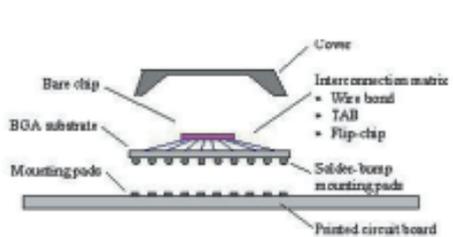


圖1 典型的電子晶片封裝(BGA)構造圖

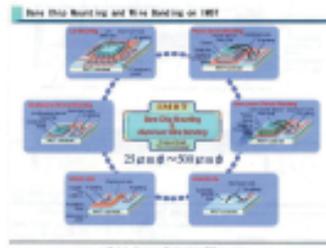


圖2 以鋁線做為打線接合應用的各種電子晶片封裝圖
資料來源:www.semi.sanyo.com.jp



圖1 萬沅產品-1.25 mil (31.75 μ m) 鋁線



圖2 萬沅產品-1.25 mil (31.75 μ m) 鋁線

電子晶片封裝第一層次結構之連線方式有打線接合(wire bonding)、捲帶自動接合(TAB)及覆晶接合(Flip-Chip Bonding)三種,其中打線接合技術被廣泛應用於PGA、SOP、QFP、BGA、CSP等電子晶片封裝製程,不論電子晶片封裝技術如何的演進,打線接合封裝為最常用之方式且最為普遍,甚至打線接合機台數目的多寡常被用來做為一家封裝廠產能規模的指標。打線接合所需之金屬線材(金線、鋁線、銅線)每年超過10億美元以上的產值,其年成長率每年亦達10%。

打線接合封裝之主要應用於消費性用之電子晶片如鐘錶、玩具、濾波器、電源供應器、電梯顯示器、家用或事務性電子產品之電晶體及二極體等如圖3、4及5。另一方面,由於金

